

**Os Controladores/Processadores Gráficos
actualmente disponíveis**

J. Paulo Pereira, INESC.Norte

F. Nunes Ferreira, DEEC.FEUP/INESC.Norte

**Primeiro Encontro Português de Computação Gráfica
LNEC, Julho de 1988
Lisboa**

1.Introdução

O nosso trabalho teve como objectivo o estudo comparativo de três controladores/processadores gráficos, na perspectiva da sua eventual integração na arquitectura de um sistema gráfico a cores de muito alta resolução.

O sistema gráfico em questão deverá possuir as seguintes características:

- resolução de 1280x1024, à qual corresponde uma frequência de pixel superior a 100 MHz
- 256 cores, a que correspondem 8 bits por pixel
- implementação de um algoritmo eficiente de manipulação de janelas.

Os dispositivos gráficos em análise, considerados por nós como os controladores/processadores gráficos actualmente mais interessantes, são os seguintes:

- Coprocessador Gráfico Intel 82786
- Processador Gráfico Texas Instruments TMS34010
- Conjunto de Circuitos Gráficos National DP85XX

Apresenta-se uma breve descrição de cada um dos citados dispositivos, uma análise comparativa face às três características acima referidas e conclui-se pensando na escolha mais favorável.

2.Coprocessador Gráfico Intel 82786

2.1.Estrutura interna

A figura 2.1. ilustra o diagrama de blocos da estrutura interna do Coprocessador Gráfico 82786.

As principais funções do Controlador Gráfico (GP- Graphics Processor) são as seguintes: -desenho de linhas, circunferências, polígonos e outras primitivas; -desenho de caracteres; -Transferência de Blocos de Bits (BITBLT).

Quanto ao Controlador de Vídeo (DP- Display Processor), as suas principais funções relacionam-se com a manipulação de janelas com possibilidade de ampliação horizontal e vertical de um factor compreendido entre 1 e 64, geração de um cursor gráfico, refrescamento



do ecrã e controlo dos registos de deslocamento das VRAMS.

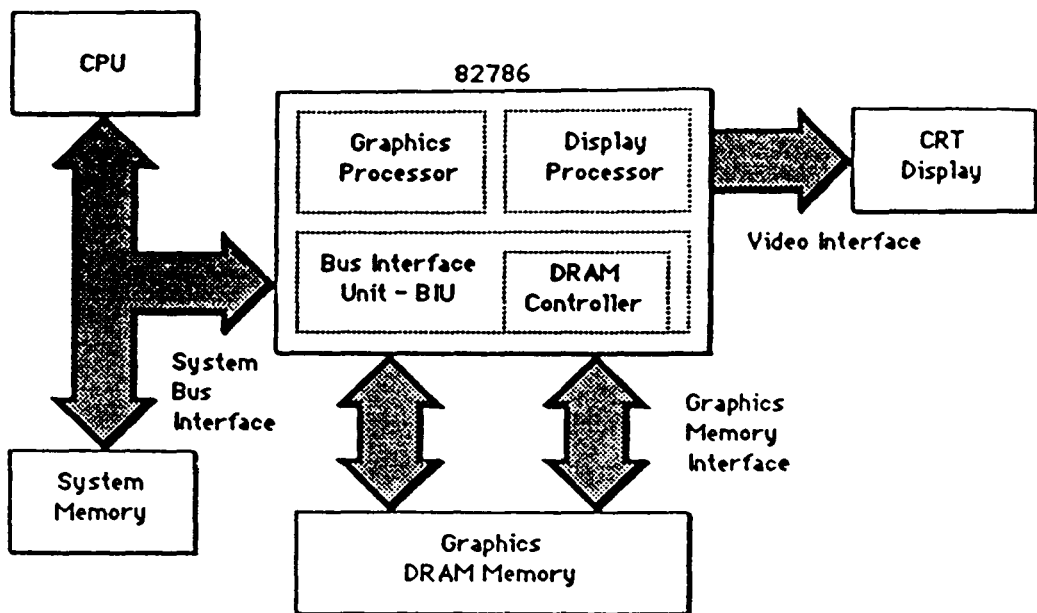


Figura 2.1. Estrutura Interna do Coprocessador Gráfico 82786

O Controlador de DRAMs considera um máximo de 4 Mbyte de memória gráfica do tipo "page-mode" ou "fast-page-mode", organizadas em bancos que podem ou não ser alternados.

2.2. Principais características e limitações

O Coprocessador Gráfico 82786 dispõe de quatro modos de funcionamento, aos quais correspondem diferentes frequências máximas de pixel e número máximo de bits por pixel. A tabela 2.1. ilustra estas relações.

Tabela 2.1. Modos de funcionamento

Modo de funcionamento	Frequência máxima de pixel	Número máximo de bits por pixel
Normal	25 MHz	8 bit/pixel
Velocidade elevada	50 MHz	4 bit/pixel
Velocidade muito elevada	100 MHz	2 bit/pixel
Velocidade ultra elevada	200 MHz	1 bit/pixel

O modo normal é o único modo de funcionamento que permite aproveitar todas as potencialidades do Controlador de Vídeo (DP). Em contrapartida, a frequência máxima de pixel (25 MHz) está muito longe da frequência

imposta por sistemas gráficos de muito alta resolução.

Os restantes modos de funcionamento permitem frequências de pixel mais elevadas (até 200 MHz) mas, em contrapartida, impõem graves limitações ao desempenho do Controlador de Vídeo (DP). Estas limitações reflectem-se na localização, dimensão e ampliação horizontais das janelas bem como na localização e dimensão horizontais do cursor gráfico.

O Coprocessador Gráfico 82786, quando no modo normal de funcionamento, **permite ampliar janelas de um factor compreendido entre 1 e 64**. Existe, contudo, uma limitação importante: os factores de ampliação (horizontal e vertical) são iguais para todas as janelas, não sendo possível que várias janelas sejam ampliadas simultaneamente com factores de ampliação diferentes.

O Coprocessador Gráfico 82786 **pode controlar um máximo de 4 Mbyte de memória**. Esta pode ser do tipo DRAM ou VRAM mas, neste último caso, todas as potencialidades do Controlador de Vídeo (DP), no que respeita à manipulação de janelas, são desperdiçadas. A utilização de memória do tipo "page-mode" ou "fast-page-mode", bem como a organização da mesma em bancos alternados, determina a largura máxima de banda do sistema.

3.Processador Gráfico Texas Instruments TMS34010

3.1.Estrutura interna

A figura 3.1. ilustra o diagrama de blocos da estrutura interna do Processador Gráfico TMS34010.

O Processador Gráfico TMS34010 inclui um conjunto de 28 registos de E/S de 16 bits, repartidos por quatro funções: -controlo de interrupções; -comunicação com o processador principal; -refrescamento e geração dos sinais de controlo do ecrã; -controlo da memória local.

A unidade de execução do Processador Gráfico TMS34010 inclui: -Contador de Programa de 32 bits; -Registo de Estado de 32 bits; -Unidade Aritmética e Lógica de 32 bits; -Conjunto de 31 registos de uso genérico de 32 bits, repartido por dois subconjuntos, A e B, cada um com 15 registos, mais um Apontador de Pilha comum a ambos os subconjuntos.

O Processador Gráfico TMS34010 inclui uma "cache" de instruções com a dimensão de 256 bytes.

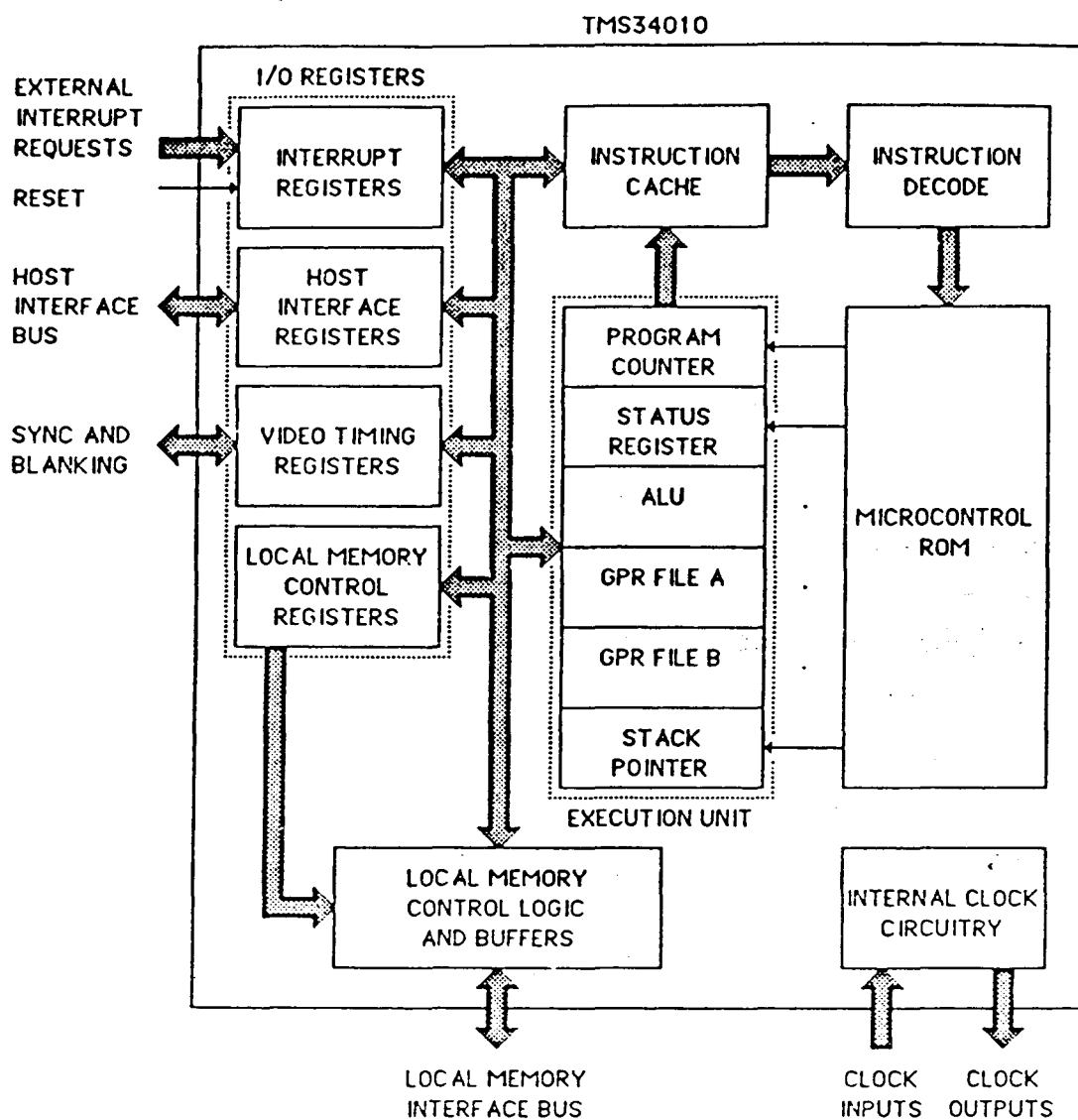


Figura 3.1. Estrutura interna do Processador Gráfico TMS34010

3.2. Principais características e limitações

O Processador Gráfico TMS34010 está limitado a um número máximo de 16 bits por pixel.

Pode controlar um máximo de 128 Mbyte de memória, quer do tipo DRAM quer do tipo VRAM. A largura máxima de banda do sistema é de (5.000) 6.250 Mbyte/seg, assumindo uma frequência de (40) 50 MHz e a não ocorrência de ciclos de espera.

O Processador Gráfico TMS34010 dispõe de mecanismos internos de paralelismo que lhe permitem aceder simultaneamente a três áreas

distintas de armazenamento: -o conjunto de registos de uso genérico; -a memória local; -a "cache" de instruções.

Esta característica permite que, durante o tempo correspondente a dois ciclos máquina, sejam efectuadas em paralelo várias operações:

- quatro operações de leitura no conjunto de registos de uso genérico
- duas operações de escrita no conjunto de registos de uso genérico
- um ciclo da memória local
- duas operações de busca de instruções na cache de instruções.

4. Conjunto de Circuitos Gráficos National DP85XX

A família DP85XX inclui vários circuitos integrados: Processador Gráfico (DP8500), Unidade de Transferência de Blocos de Bits (DP8510/DP8511), Geradores de Relógio (DP8512, DP8513, DP8514, DP8530), Registo de Deslocamento Vídeo (DP8515/DP8516), Controlador de VRAMs de 256K/1M/4M.

Desta família, apenas o Processador Gráfico DP8500 irá ser objecto de análise.

4.1. Estrutura Interna

A figura 4.1. ilustra o diagrama de blocos da estrutura interna do Processador Gráfico DP8500.

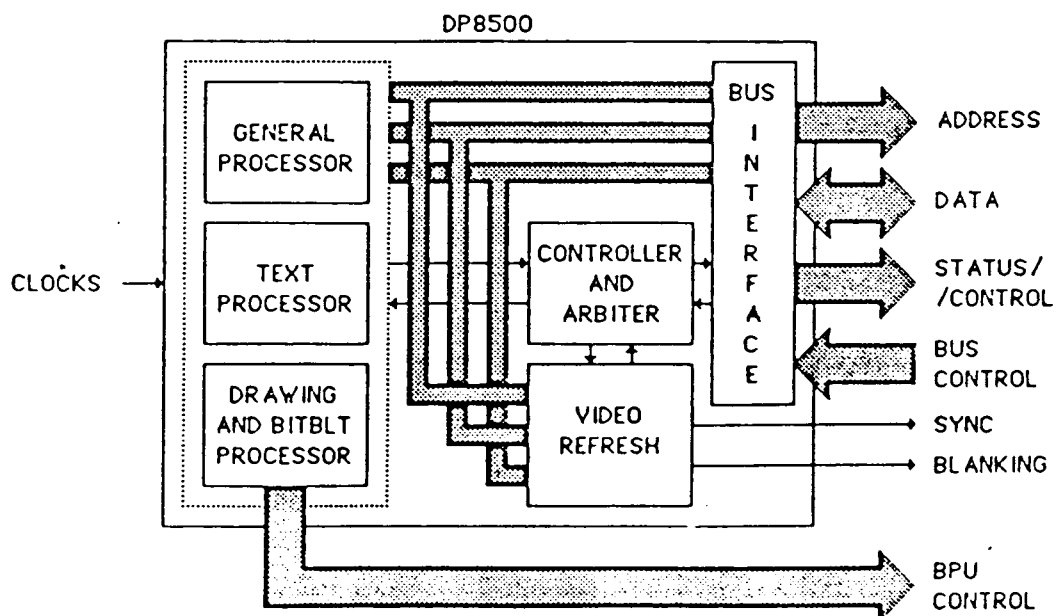


Figura 4.1. Estrutura interna do Processador Gráfico DP8500



O Processador Gráfico DP8500 inclui um processador de uso genérico ao qual foram acrescentadas primitivas de manipulação de texto e de gráficos. A organização deste processador é a seguinte:

- Processador de Endereços (AP- Address Processor)
- Processador de Informação (DP-Data Processor)
- Bancos U e V ou registos superiores

O **Processador de Endereços** inclui uma ALU de 28 bits dotada de um conjunto relativamente pequeno de instruções e um banco de 16 registos de 28 bits (banco A ou registos de endereços).

O **Processador de Informação** inclui uma ALU de 16 bits dotada de um conjunto relativamente grande de instruções e um banco de 16 registos de 16 bits (banco D ou registos de informação).

Os **Bancos U e V** incluem registos de 16 e 24 bits, respectivamente, com funções específicas relacionadas com as capacidades gráficas do processador e com o mecanismo de refrescamento do ecrã.

4.2. Interligação dos vários componentes da família DP85XX

A figura 4.2. ilustra a arquitectura típica de um sistema gráfico a cores baseado na família DP85XX.

Os planos de cor podem ser em número ilimitado. O facto de o Processador Gráfico (RGP) estar fisicamente separado das Unidades de Processamento de BITBLT (BPUs) permite a implementação de várias configurações:

-utilização de uma Unidade de Processamento de BITBLT (BPU) para todos os planos de cor: esta configuração tem como principais vantagens o baixo custo e o reduzido espaço físico ocupado; em contrapartida, a eficiência do sistema é inversamente proporcional ao número de planos de cor que o integram

-utilização de uma Unidade de Processamento de BITBLT (BPU) para cada plano de cor: esta configuração, ilustrada na figura, tem como principais vantagens a elevada eficiência e a independência da mesma do número de planos de cor que integram o sistema; em contrapartida, o custo e o espaço físico ocupado podem ser significativos

-utilização de uma Unidade de Processamento de BITBLT (BPU) para um dado número de planos de cor: esta configuração resulta de

uma solução de compromisso entre as duas configurações acima referidas.

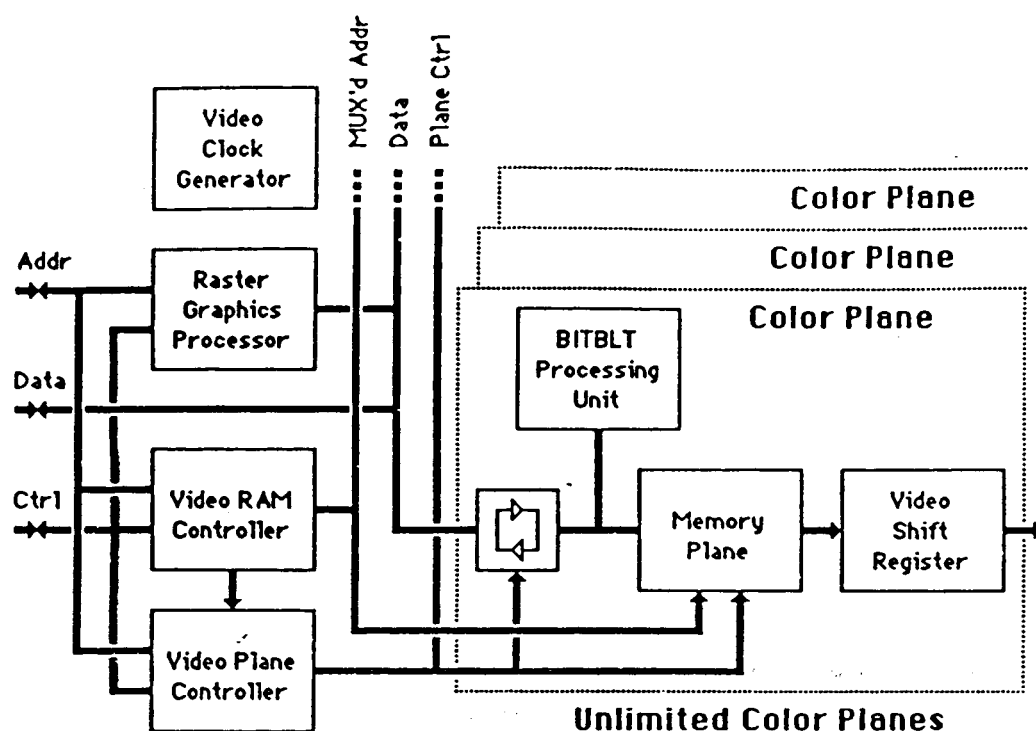


Figura 4.2. Arquitectura típica de um sistema gráfico a cores baseado na família DP85XX

A organização da memória de visualização em planos permite dois tipos diferentes de acesso:

-acesso em profundidade ou ao pixel (acesso a todos os bits de um só pixel, através de todos os planos de cor)

-acesso em largura ou à palavra (acesso a um só bit por pixel de vários pixels adjacentes, ao longo de um só plano de cor).

A figura 4.3. ilustra estes dois tipos de acesso.

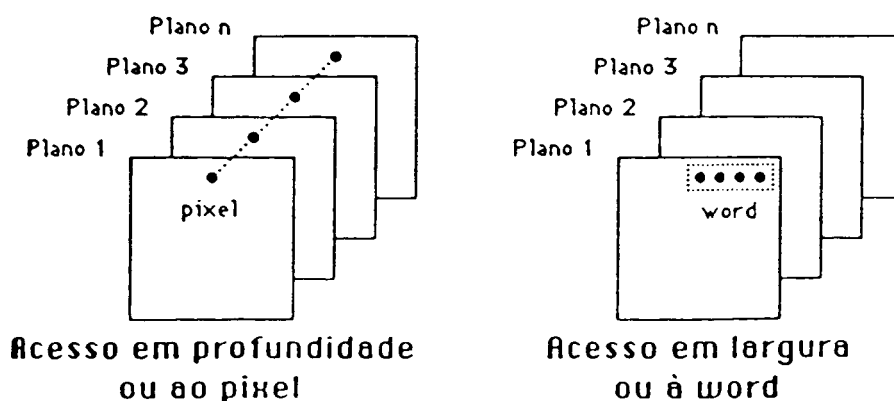


Figura 4.3. Tipos de acesso à memória de visualização

4.3. Principais características e limitações

A frequência máxima de pixel é limitada pelo Gerador de Relógio de Vídeo e pelos Registos de Deslocamento e é de aproximadamente 250 MHz. O número máximo de bits por pixel é ilimitado.

O Processador Gráfico DP8500 pode controlar um máximo de 32 Mbyte de memória, dos tipos SRAM, DRAM e VRAM e suporta os modos rápidos de acesso sequencial (page-mode e fast-page-mode) característicos de alguns tipos de memórias dinâmicas. A largura máxima de banda do sistema depende de vários factores tais como o tipo e a organização de memória e o número de Unidades de Processamento de BITBLT (BPU) disponíveis. A uma frequência de 20 MHz, a combinação Processador Gráfico (RGP) / Unidades de Processamento de BITBLT (BPU) é capaz de processar uma unidade de informação em 100 ns.

5. Comparação de dispositivos

Esta secção visa estabelecer uma comparação entre os três dispositivos gráficos descritos nas secções anteriores na perspectiva da sua eventual integração na arquitectura de um sistema gráfico a cores (8 bits por pixel) de muito alta resolução (1280 x 1024), que processe eficientemente um algoritmo de manipulação de janelas.

5.1. Frequência de pixel e número de bits por pixel

A frequência de pixel (superior a 100 MHz) e o número de bits por pixel (8 bit/pixel) são dois factores determinantes na escolha do dispositivo gráfico que integrará o sistema.

O Processador Gráfico TMS34010, bem como a família de dispositivos gráficos DP85XX suportam muito bem estas imposições.

O mesmo não acontece com o Coprocessador Gráfico 82786 que, no modo normal de funcionamento, está limitado a uma frequência máxima de pixel de 25 MHz. A utilização de modos acelerados, nomeadamente o modo de velocidade ultra elevada (200 MHz, 1 bit/pixel), impõe graves limitações ao desempenho do Controlador de Vídeo (DP) e obriga ao uso de oito dispositivos, um para cada plano de cor. Deste modo, perdem-se as capacidades de manipulação e ampliação eficientes de janelas e a geração

do cursor gráfico, além de que o sistema irá ser demasiado caro e volumoso (8 circuitos integrados de 88 pinos cada um).

5.2. Arquitectura da memória de visualização

O Coprocessador Gráfico 82786 e o Processador Gráfico TMS34010 estão orientados para uma arquitectura da memória de visualização do tipo "packed-pixel". Os sistemas gráficos baseados neste tipo de arquitectura são, de um modo geral, menos complexos. Em contrapartida, a eficiência destes sistemas é inversamente proporcional ao número de bits por pixel, além de que este número deve ser uma potência de dois (1, 2, 4, 8, 16 bits por pixel).

Inversamente, a família de dispositivos gráficos DP85XX está orientada para uma arquitectura da memória de visualização do tipo planar. Os sistemas gráficos baseados neste tipo de arquitectura são, de um modo geral, mais complexos, pois processam em paralelo a informação residente nos planos de cor. Em contrapartida, a eficiência destes sistemas é independente do número de bits por pixel (planos de cor), além de que este número não tem de ser uma potência de dois.

5.3. Manipulação e ampliação de janelas e cursor gráfico

Há duas alternativas no que respeita à implementação de um mecanismo de manipulação e de ampliação de janelas e de geração de um cursor gráfico: -implementação por hardware ou por software.

O Coprocessador Gráfico 82786, no modo normal de funcionamento, permite a implementação deste mecanismo por hardware. Não obstante, o que se ganha em eficiência perde-se em flexibilidade. Os exemplos mais flagrantes são os seguintes:

- número máximo de janelas dispostas lado a lado - o Coprocessador Gráfico 82786 impõe que cada linha de visualização esteja repartida por, no máximo, 16 segmentos, correspondendo cada segmento a uma janela ou a um espaço entre duas janelas adjacentes

- delimitação de janelas - o Coprocessador Gráfico 82786 permite que cada janela seja ou não delimitada por uma moldura com um pixel de espessura; molduras mais sofisticadas terão de ser implementadas por software

- ampliação selectiva de janelas - o Coprocessador Gráfico 82786 não permite que duas janelas sejam ampliadas simultaneamente com factores

de ampliação diferentes

-cursor gráfico - o Coprocessador Gráfico 82786 gera dois tipos de cursor gráfico - bloco de 8x8 ou 16x16 pixel e cruz a toda a largura e altura do visor; outros tipos de cursor como, por exemplo, um rectângulo de largura e altura variáveis, terão de ser implementados por software.

O Processador Gráfico TMS34010 e a família de dispositivos gráficos DP85XX não dispõem destas facilidades, pelo que as mesmas terão de ser implementadas por hardware externo ou por software. Neste último caso obtém-se uma flexibilidade elevada, mas há que ter em conta o desempenho do sistema. Para que o mesmo atinja índices razoáveis, é necessário dispor de primitivas muito eficientes de transferência de blocos de informação (BITBLT) e de desenho de segmentos de recta.

Assumamos que a memória do sistema gráfico é do tipo VRAM e tem tempos de ciclo semelhantes aos da memória TMS4461-12:

- Ciclo de leitura ou escrita- 230 ns
- Ciclo de leitura-modificação -escrita- 300 ns
- Ciclo de leitura ou escrita em modo página - 120 ns.

Consideremos a **transferência de um bloco de informação** de um local da memória para outro, sem qualquer operação associada:

-o Coprocessador Gráfico 82786 efectua um ciclo de leitura (16 bits, 2 pixels) em 300 ns seguido de um ciclo de escrita (16 bits, 2 pixels) em 300 ns, o que implica um período de 300 ns por pixel

-o Processador Gráfico TMS34010 efectua um ciclo de leitura (16 bits, 2 pixels) em 320 ns seguido de um ciclo de escrita (16 bits, 2 pixels) em 320 ns, o que implica um período de 320 ns por pixel

-a combinação Processador Gráfico (RGP) / Unidades de Processamento de BITBLT (BPU's, uma para cada plano de cor) efectua um ciclo de leitura (8x16 bits, 16 pixels) em 300 ns seguido de um ciclo de escrita (8x16 bits, 16 pixels) em 300 ns, o que implica um período de 37.5 ns por pixel.

Consideremos agora o **desenho de segmentos de recta**:

-o Coprocessador Gráfico 82786 efectua um ciclo de leitura, modificação e escrita (16 bits, 1 pixel) em 400 ns, o que implica um período de 400 ns por pixel

-o Processador Gráfico TMS34010 efectua um ciclo de leitura (16 bits, 1 pixel) em 320 ns seguido de um ciclo de escrita (16 bits, 1 pixel)

em 320 ns, o que implica um período de 640 ns por pixel

-a combinação Processador Gráfico (RGP) / Unidades de Processamento de BITBLT (BPU, uma para cada plano de cor) efectua um ciclo de leitura, modificação e escrita (1 pixel) em 300 ns, o que implica um período de 300 ns por pixel.

É importante referir que, no caso do Coprocessador Gráfico 82786 e do Processador Gráfico TMS34010, os tempos referidos são impostos pelos dispositivos e não pela memória. Inversamente, no caso da combinação RGP/BPU, os tempos referidos poderiam, no que toca a estes dispositivos, ser menores, não fossem as limitações impostas pelos tempos de ciclo das memórias.

5.4. Capacidades de programação

O Coprocessador Gráfico 82786 é apenas um coprocessador dotado de algumas primitivas de manipulação de texto e de gráficos. Como tal, não dispensa o emprego de um verdadeiro processador, seja ele o processador principal ou um processador dedicado, responsável não só pelo controlo do coprocessador como também pela implementação de primitivas gráficas mais sofisticadas.

Inversamente, os Processadores Gráficos TMS34010 e DP8500 são verdadeiros processadores de uso genérico, o que lhes confere uma flexibilidade e autonomia que o dispositivo da Intel não possui. Primitivas gráficas de níveis mais elevados podem ser facilmente implementadas nestes processadores, o que reduz ao mínimo o tempo gasto pelo processador principal neste tipo de actividades.

5.5. Custo e espaço físico ocupado

Como já foi visto anteriormente, a integração do Coprocessador Gráfico 82786 na arquitectura de um sistema gráfico com as características referidas no início desta secção, obriga ao emprego de oito destes dispositivos. Por este motivo esta solução, além de cara, ocupa um espaço físico significativo.

O mesmo acontece com a família de dispositivos gráficos DP85XX na sua configuração máxima: além do Processador Gráfico propriamente dito, necessitamos de um Controlador de Video RAM, de lógica de controlo dos planos de memória e ainda de oito Unidades de Processamento de BITBLT,

uma para cada plano de cor.

A melhor solução, no que respeita ao custo e ao espaço físico ocupado, reside no emprego do Processador Gráfico TMS34010. Com efeito, este dispositivo necessita apenas de lógica relativamente simples de ligação ao processador principal e à memória local.

6. Conclusões

Pelo que foi visto nas secções anteriores, podemos concluir o seguinte:

O Coprocessador Gráfico 82786 é um dispositivo dotado de características muito interessantes não compartilhadas pelos outros dispositivos. São de referir, mais concretamente, as potencialidades do Controlador de Vídeo (DP) na manipulação e ampliação de janelas e na geração de um cursor gráfico. Em contrapartida, a frequência máxima de pixel (25 MHz se quisermos dispor destas potencialidades) limita o emprego deste dispositivo a sistemas gráficos de média resolução (640x480 no máximo).

O Processador Gráfico TMS34010 é um dispositivo muito completo, que integra num único circuito integrado quase todas as funções necessárias ao funcionamento de um sistema gráfico. Em contrapartida, a arquitectura da memória de visualização, para a qual está orientado (packed-pixel architecture), limita bastante a eficiência deste dispositivo em sistemas gráficos em que se pretende um número de cores elevado.

Ainda em abono deste dispositivo, é de referir o software de apoio já existente (compilador de C, macro assembler, linker, archiver, bibliotecas de software, simulador, etc.).

A família de dispositivos gráficos DP85XX está orientada à partida para sistemas gráficos de desempenho elevado. A arquitectura da memória de visualização (planar architecture), aliada à utilização de uma Unidade de Processamento de BITBLT para cada plano de cor, conferem uma elevada eficiência aos sistemas gráficos que a integram, independentemente do número de cores que se pretende. Em contrapartida, o custo e o espaço físico ocupado são deveras significativos.

Ainda em abono desta família, será de referir a existência de Geradores de Relógio e Registos de Deslocamento que facilitam o projecto e a implementação em ECL de um canal de vídeo de frequência de pixel elevada.

Como conclusão final: Pensando em desempenho, flexibilidade e apoio ao projecto hardware, a escolha recairia certamente no conjunto de circuitos da National DP85XX. Por outro lado, desconhecemos as facilidades de apoio ao desenvolvimento de software.

A opção TMS34010 poderá ser viável desde que surja um processador, da mesma família, mas muito mais eficiente (cerca de 8 vezes mais eficiente!...) ou, então, que admita uma arquitectura multi-processador gráfico, solução que não vislumbramos com o TMS34010 actual.

7. Bibliografia

82786 CHMOS Graphics Coprocessor
Intel Corporation

The 82786 CHMOS Graphics Coprocessor Architectural Overview
Intel Corporation, 1985

82786 Hardware Configuration
Intel Corporation, 1986

TMS34010 Graphics System Processor
Texas Instruments, 1986

TMS34010 User's Guide
Texas Instruments, 1987

DP8500 Raster Graphics Processor
National Semiconductor Corporation, 1987

DP8511 BITBLT Processing Unit (BPU)
National Semiconductor Corporation, 1987

DP8512 Video Clock Generator
National Semiconductor Corporation, 1987

DP8515/DP8516 Video Shift Register
National Semiconductor Corporation, 1987